

基于FPGA图像采集处理的激光告警中波长测量系统设计

唐维平^{1,2}, 张瑞^{1,2*}, 岳俊哲^{1,2}, 易进^{1,2}, 刘洋^{1,2}

¹中北大学仪器与电子学院, 山西 太原

²中北大学山西省光电信息与仪器工程技术研究中心, 山西 太原

收稿日期: 2022年9月21日; 录用日期: 2022年10月11日; 发布日期: 2022年10月25日

摘要

针对国内激光告警系统高精度和高传输速率研究的需要, 本文基于光栅衍射效应原理对激光方位角、俯仰角和波长的计算需要, 通过CMOS传感器驱动电路设计、SDRAM存储接口设计、USB协议的编写和上位机程序编写完成了采集显示系统的设计。本文设计采样时钟达到24 Mhz, 传输速率达到480 Mbps, 波长测量误差小于5个像素单位。通过与其它激光波长测量方案相对比, 证明了系统稳定性采集速率、采集精度均达到设计需求。实验采用1313 nm波长的激光器, 测试结果波长误差小于9 nm。

关键词

激光波长, CMOS相机, SDRAM存储, USB传输, VS上位显示

Design of Wavelength Measurement System in Laser Alarm Based on FPGA Image Acquisition and Processing

Weiping Tang^{1,2}, Rui Zhang^{1,2*}, Junzhe Yue^{1,2}, Jin Yi^{1,2}, Yang Liu^{1,2}

¹School of Instrument and Electronics, North University of China, Taiyuan Shanxi

²Engineering and Technology Research Center of Shanxi Provincial for Optical-Electric Information and Instrument, North University of China, Taiyuan Shanxi

Received: Sep. 21st, 2022; accepted: Oct. 11th, 2022; published: Oct. 25th, 2022

Abstract

In view of the domestic laser alarm system of high precision and high transmission rate research

*通讯作者。

文章引用: 唐维平, 张瑞, 岳俊哲, 易进, 刘洋. 基于 FPGA 图像采集处理的激光告警中波长测量系统设计[J]. 图像与信号处理, 2022, 11(4): 211-218. DOI: 10.12677/jisp.2022.114021

need, this paper is based on the principle of grating diffraction effect of laser azimuth and pitching angle and wavelength of computing needs, through the CMOS sensor drive circuit design, SDRAM storage interface design, the writing of USB protocol and PC program written to complete the collection and display system design. In this paper, the acquisition rate reaches 36 fps, the transmission rate reaches 480 Mbps, and the wavelength measurement error is less than 5 pixel units. Compared with other laser wavelength measurement schemes, it is proved that the system stability acquisition rate and acquisition accuracy meet the design requirements. A 1313 nm laser was used in the experiment, and the wavelength error was less than 9 nm.

Keywords

Laser Wavelength, CMOS Camera, SDRAM Storage, USB Transfer, VS Upper Display

Copyright © 2022 by author(s) and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY 4.0).

<http://creativecommons.org/licenses/by/4.0/>



Open Access

1. 引言

随着现代化战争高射程、高精度武器的发展，激光武器在各国军备中发挥着越来越重要的地位，现代化武器的威力越来越大，世界各国都在研究激光武器，激光预警是其中一种[1] [2]。激光告警系统主要分为光谱识别型、相干识别型、散射探测型和全息探测型。光栅衍射型激光告警系统属于相干识别型的其中一种[3]，目前，国内外采用 CCD 传感为成像探测器，在系统中使用 CCD 探测器面阵像素有限、采集过程需要外部时钟驱动，使得采集图像分辨率低、接口复杂以及误差大等缺点。本文所设计的系统在现有激光告警技术基础上，使用 CMOS 作为探测装置，CMOS 的优点为传输帧为 60 fps，图像分辨率为 752×480 。与 CCD 全域感知耦合器中电量信息设计相比，CMOS 传感器采用逐行感光点半导体设计，具有跟高的灵敏度。通过 FPGA 控制图像的采集、存储与传输，实现激光波长的测量，优化了传统激光告警系统采集速度慢、稳定性低、误差大的问题。激光告警机的原理是通过入射 ± 1 级光、零级光和入射角度测量，然后通过相关计算得到来袭激光的特征参数和入射角度等信息[4] [5] [6]。

2. 波长测试原理与系统设计

2.1. 激光波长测量原理

激光告警系统是应用光栅的衍射原理设计，光学系统主要包括：前置光学系统、500 线光栅、后置光学系统和探测器，如图 1 所示。激光通过透镜组由光栅衍射后形成干涉条纹，在通过 CMOS 镜头采集、处理并计算[7]。在图 1 中， f 为透镜组焦距， d 为光栅间距常数， a 为 X^0 级光在与 z 轴的夹角， b 为 X^{+1} 级光和 z 轴的夹角。通过 X^0 级衍射光斑中心位置获得激光装备激光方位角和俯仰角， X^0 级和 X^{+1} 级衍射光斑距离获得激光装备激光波长[8]。通过光栅衍射后沿原方向传播零级波和一对共轭波，分别成像在感光元件上，根据光点在图像中成像的位置信息，通过干涉原理计算得到波长信息。

在焦距为 f 的镜头焦面形成的干涉条纹转换为电信号，其 X^{+1} 、 X^0 、 X^{-1} 位置如下[9]，由 a 、 b 角以及 f 焦距上理论计算如下：

$$\begin{cases} x = f \tan a \\ y = f \tan b \\ \lambda = d(\sin b - \sin a) \end{cases} \quad (1)$$

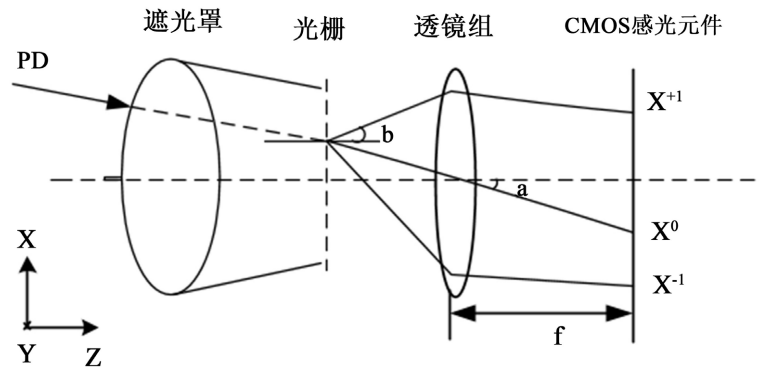


Figure 1. Schematic diagram of grating diffraction wavelength calculation
图 1. 光栅衍射波长计算原理图

通过推导可以求得一级衍射角以及激光波长 λ 为:

$$\lambda = d \left\{ \sin \left[\tan^{-1} \left(\frac{X_0}{f} \right) \right] + \sin \left[\tan^{-1} \left(\frac{x_1}{f} \right) \right] \right\} \quad (2)$$

通过公式(1)、(2)可以计算出波长信息[10]。

2.2. 系统总体架构

为了测量来袭激光特征参数，设计了基于 FPGA 图像采集处理的激光告警中波长测量系统。如图 2 所示。

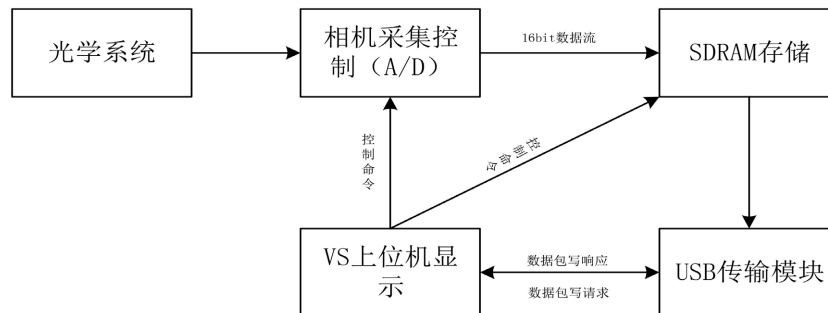


Figure 2. System overall structure block diagram
图 2. 系统总体结构框图

设计中采用的探测器为 CMOS 红外探测器，面阵感光单元为 752×480 像素单元，相比于 CCD 采集频率 10 Mhz，它的采集时钟为 24 Mhz，提高了系统采集速率。系统设计主要包括了硬件部分和软件系统，硬件部分通过 SDRAM 实现了 CMOS 采样和 USB 传输时域不同问题，通过读完成使能信号控制采集，实现了采集系统的硬件设计，软件部分通过 VS 软件设计显示界面，通过画图函数将数组重新还原成图像，软硬件结合实现了图像采集。如图 3 所示，系统在上电后，SDRAM 需要 200 us 的预充电过程，相机需要 10 个像素时钟的预充电，然后通过 I²c 协议给物理器件写入寄存器预值，规定器件的工作模式。当初始化完成后，系统进入有效采集状态，采集方式为单触发采集，通过上位机发送读指令，下位机接受到指令从 SDRAM 读取数据。通过 SDRAM 的读端口控制乒乓模式的 bank 翻转，单幅图像不受跨时域的影响完整传输，存储单元的最大地址为图像的像素个数，保证了每次读到上位机的为一幅图片。该系

统中传输数据量为 $752 \times 480 \times 8 \text{ bit}$ ，采样率为 60 bps，而 USB2.0 的传输速率 480 Mbps，通过计算，USB 接口满足图像输出速率。以上完成了系统整体设计，通过各个模块的仿真验证以及整体联调证明了系统的可行性。

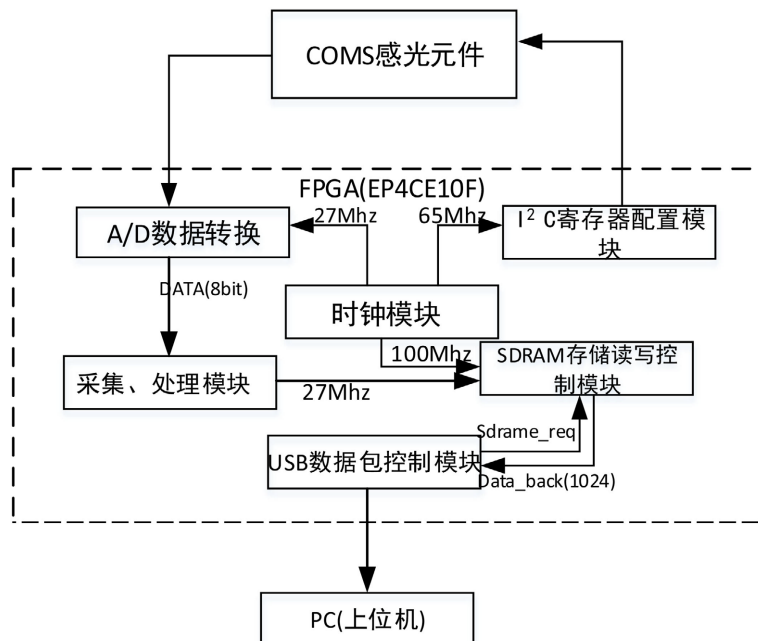


Figure 3. Hardware system

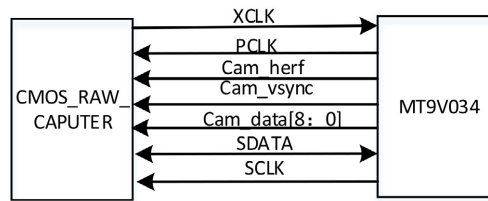
图 3. 硬件系统

2.2.1. CMOS 驱动模块

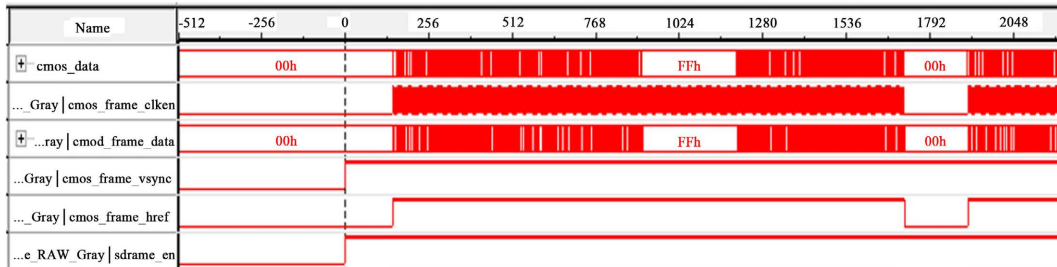
在本系统中，设计了数据采集模块，面向摄像头接口分别设计数据采集模块和寄存器配置模块，摄像头控制接口如图 4(a)所示。在系统复位完成后，通过查表方式将 LUT 中的数据按照 I²C 协议的时序逻辑，通过 SCLK 和 SDTAT 接口线写入物理器件的驱动指令，使得器件在某一种工作模式下工作。摄像头工作时钟可以由外部时钟信号驱动或者系统分频模块提供，为了系统稳定和简化，选择 PLL 分频模块驱动。采集的一帧数据通过 cam_vsync、cam_herf、cam_data 三个接口同步控制输入，数据流模式是在场行信号同时有效时持续传输，速率可达到 60 bps。为了使每次采集的图像数据是每帧图像的开始，设计了状态机去控制控制数据流的输出，通过 JTAG 接口连接逻辑分析仪，标记场信号 cmos_frame_vsync 下降沿有效，抓取了一帧图像的采集如图 4(b)所示，00 h~ffh 代表一行信号传输 752 个像素点的完，当 sdr_en 下降沿到来时 cmos_frame_herf 刚好经历过 480 个上升沿，实现了 752×480 图像采集设计。而 CMOS 采集数据为远大于内置 RAM 资源，无法使用内置资源去缓存数据，所以需要选择跟大的外部存储资源 SDRAM。

2.2.2. SDRAM 存储模块

由于采集图像数据量比较大，这里选择性价比较高的 SDRAM 存储，如图 5 所示，该模块设计主要有三个控制模块风别为：命令接口、控制接口以及数据接口。命令控制接口主要完成该器件的初始化、预充电、寄存器配置以及读写时序的约束完成数据写入、读出及响应操作。控制接口主要是分配出引脚与外部存储相连接，实现数据的有效存储，而数据接口实现数据位宽的选择，本模块使用 16 位的数据存储。



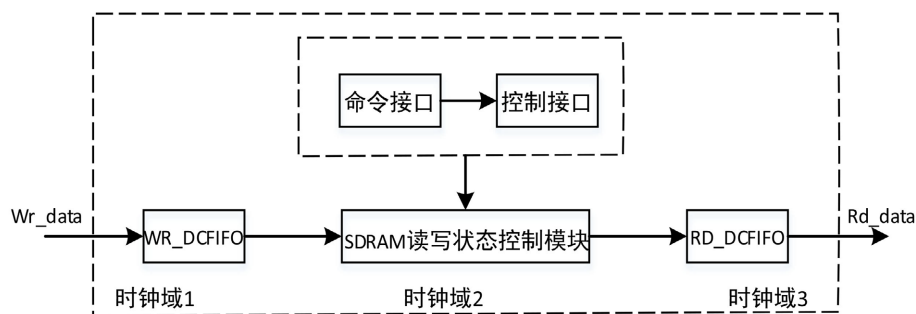
(a) 相机控制与数据交换接口



(b) 图像采集时序分析

Figure 4. Camera acquisition control design and results**图 4.** 相机采集控制设计及结果

在 SDRAM 的应用中, 各种型号的时序逻辑基本相同, 在需要大存储量和高位宽存储时, 该系统仅需要在硬件方面扩选几个相同类型 SDRAM, 而驱动程序的编写可以通过数据接口、片选使能等重要参数修改完成, 使得 SDRAM 开发时间大大减少。在系统实验时抓取写使能上升沿到来时的数据, 0 时刻开始数据存储, 可以看出数据的正常传输。SDRAM 除了存储功能以外, 还可以解决时采集跟上传时钟频率不同的问题。当数据采集跟存储完成后, 关于如何传输到上位机有串口传输、VGA 传输、以太网口传输及 USB 传输等多种方式[11], 本文通过比较不同传输方式的速率和误码率及上位机函数需要的接口形式, 选择 USB 协议传输。

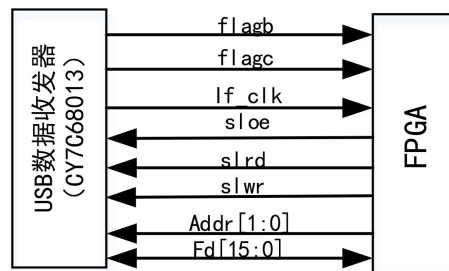
**Figure 5.** SDRAM control module**图 5.** SDRAM 控制模块

2.2.3. USB 传输控制模块

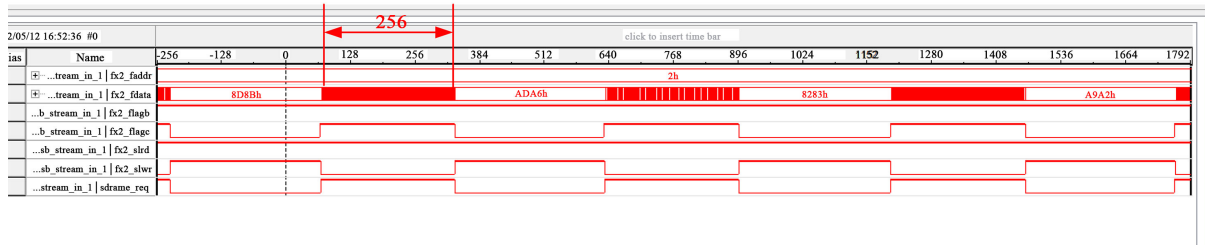
因为 FPGA 资源有限而且价格高昂, 编写 USB 协议占用资源过大, 所以选择了高集成、低成本的赛普拉斯的 CY7C68013 芯片搭建的外围电路, 该芯片包含了 USB 收发器、串行接口引擎、增强的 8051 微控制器以及可编程的外围接口, 通过 keil 软件将代码烧在自带 RAM 中, 通过配置寄存器选择接口工作模式。

如图 6(a)所示, 通过 FPGA 去调用、控制 USB 模块收发数据, 下位机与 PC 端的数据交换采用半双

工模式，端口 2 为下行线，端口 6 为上行线，分别有标志信号 flagb、flagc 控制，而在数据收发过程中，当控制信号拉高时，代表该端口 FIFO 缓存数据为空，需要写入数据，当端口控制信号写满时代表 FIFO 数据缓存已满，停止数据写入，等待数据读出。sloe 是使能信号，slrd 低电平有效，控制上位机下发指令，slwr 低电平有效，控制 FPGA 数据上传，Addr 为写/读 FIFO 端口的地址，通过状态机的编写，在初始状态、写状态、读状态等过程中编写控制使能，使得 USB 工作在相应的模式下。如图 6(b)所示，USB 端口有 4 个 256 大小的 FIFO，通过 sdram_req 信号使能控制循环读写的方式进行数据传输，当 FIFO 写满时就会跳变一次状态，代表当前 FIFO 已满，等待写入，而 USB 的传输速度很快，一幅图像的采集小于 1 秒。图像采集完成需要上位机的显示和处理，而 VID 和 PID 成为上位机识别的唯一标识。



(a) USB 控制模块



(b) USB 逻辑分析结果

Figure 6. USB transmission module

图 6. USB 传输模块

2.3. 上位机显示

上位机采用 VS2019 开发软件，它支持多种语言开发，功能强大，而且容易上手，项目工程搭建主要包括 program.cs 程序入口文件、Form.cs 窗体控件、Form.designer.cs 窗体配置以及 Form.resx 窗体资源四个部分，如图 7(a)所示，开发过程先创建窗体空控件，通过 out_data 函数下发指令，通过 read_data 函数读取数据并存放在 buffer 中，通过 Image.FromHbitmap 函数的扫描宽度等参数设置，实现图像显示并通过 save 函数将结果保存在指定路径下。如图 7(b)所示，在控件中添加相应的响应函数，上位机通过 USB 接口连接，通过 device 函数识别 PID 和 VID 识别接口目标，当 read 函数读取数据后进行数据分析。当读取正确时，数据传输给图形函数显示。如果错误，上位机下发指令重新读取。

通过以上几部分阐述了激光告警原理和系统开发过程，完成系统设计。

3. 实验验证与结果分析

在系统搭建完成后，通过转动台进行不同角度的探测，采集了十组照片，在提取数据中，采用 MATLAB 质心法将±1 级、零级光斑坐标位置计算出来，如表 1 所示，进行了 10 组实验测试，分别读取了 X 方向各级光坐标位置，通过公式(2)来计算波长值 λ ，并进行误差分析。本次实验采用的激光器波

长为 1313 nm，通过实验分析该系统测试误差小于 9 nm。如图 8(a)所示，用所设计的系统采集图像，在上位机显示并将图像原始灰度值存储，用于光点坐标计算。如图 8(b)所示，通过设计系统与成熟的 CCD 采集系统误差比较，表明本系统满足设计需求。使用 24 MHz 的 CMOS 探测器和 USB 接口，能够满足设计需求。

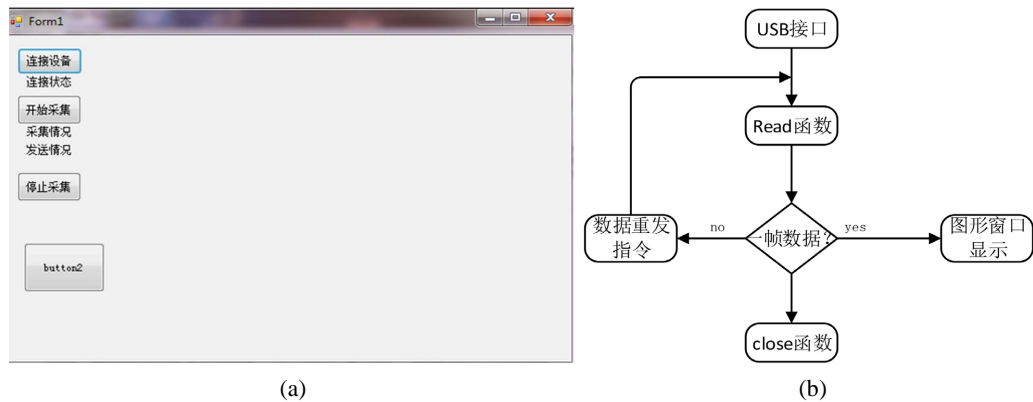


Figure 7. Upper computer design
图 7. 上位机设计

Table 1. X^{-1} , X^0 , X^{+1} level light spot in the X direction
表 1. 在 X 方向 X^{-1} 、 X^0 、 X^{+1} 级光点坐标位置

实验次数	1	2	3	4	5	6	7	8	9	10
X^{-1}	-157	-157	-238	-156	-155	-151	-158	-144	-149	-152
X^0	0	2	-76	2	5	10	-1	15	11	8
X^{+1}	161	162	84	163	166	161	160	167	170	167
λ 值(nm)	1304	1305	1319	1311	1316	1318	1312	1317	1310	1311
误差(nm)	9	8	6	2	3	5	1	4	3	2

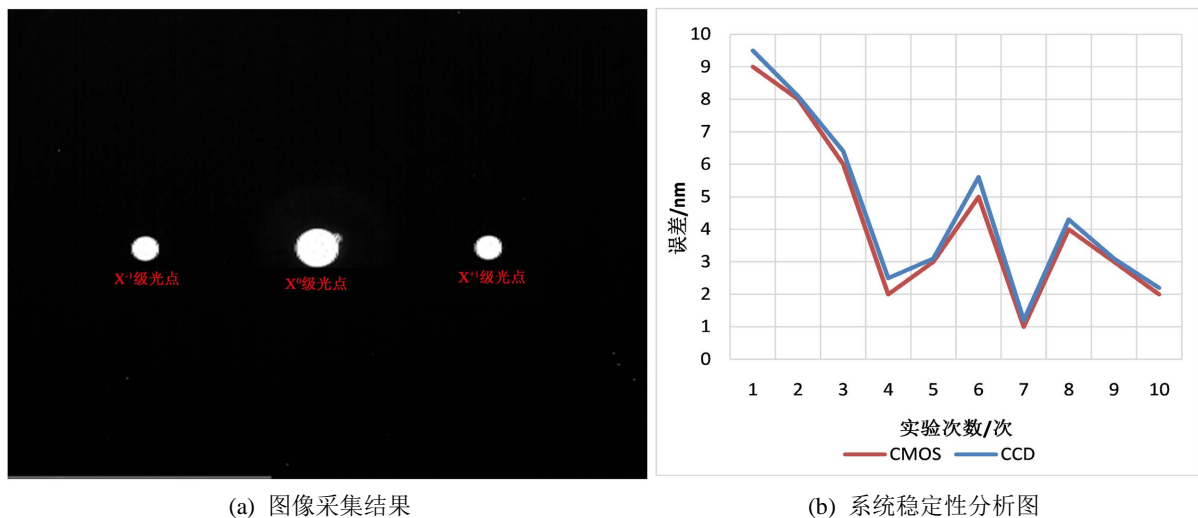


Figure 8. Experimental results and analysis
图 8. 实验结果与分析

4. 结论

本文分析了现有激光告警对来袭激光参数的计算需求,提出了一种波长计算的图像采集系统。在系统中进行图像预处理和存储后处理,可以进一步提高测量精度。对比实验验证了系统的稳定性,且测量误差小于 9 nm。本文首先介绍了激光告警原理,推导出波长测量方法,其次是对采集系统各个模块设计与仿真验证。最后进行实验并采集数据,采用质心法计算并求出 ± 1 级、0级光斑位置,验证了系统的稳定性。

基金项目

国家自然科学基金(62105302)。

参考文献

- [1] 石金,张瑞,程亚昊,吴琼,杜伟豪,牛家麒,王志斌.基于FPGA的激光告警中激光脉宽测量系统研究[EB/OL].激光杂志:1-9. <http://kns.cnki.net/kcms/detail/50.1085.TN.20220422.1016.004.html>, 2022-05-23.
- [2] 杨力,朱海波,黄静.输电线路防外力破坏激光预警系统的研制[J].电子技术与软件工程,2017(7):168-170.
- [3] 高尚尚,王新宇,王小丫,王媛媛,王如刚,郭乃宏.基于以太网传输的图像处理系统设计及FPGA实现[EB/OL].计算机测量与控制:1-8. <http://kns.cnki.net/kcms/detail/11.4762.tp.20220506.1156.038.html>, 2022-09-16.
- [4] 汤凡,占连样,陈像,王鑫,王烈洋.三维封装DDR2存储器VD2D4G72XB191XX3U6测试[J].电子产品世界,2022,29(5):78-82.
- [5] 武建诚,吴国东,王志军,吉元峰,郝志伟.基于FPGA+ARM的冲击波超压测试系统[J].探测与控制学报,2022,44(2):92-96.
- [6] 黄磊,顾雯雯,陈亮,涂旭,尹欣慧.微型近红外光谱仪的光谱信号采集系统设计[J].激光与红外,2021,51(12):1635-1642.
- [7] 周强,尹宇霆.激光告警单元测试装置的设计与实现[J].光电技术应用,2021,36(3):15-18.
- [8] 邓全,王宝玉,马敏,牛群.空间平台主被动激光探测技术研究[J].应用光学,2021,42(3):550-556.
- [9] 王晶晶.夜视红外激光社区视频异动监控预警系统设计[J].激光杂志,2020,41(5):14-148. <https://doi.org/10.14016/j.cnki.jgzz.2020.05.144>
- [10] 任宁,姜丽新.光电告警技术与国外典型装备发展分析[J].光电技术应用,2020,35(3):12-16.
- [11] 郭靖丰.基于FPGA和SD卡的VGA图片显示与切换装置[J].电子测试,2022,36(7):98-100. <https://doi.org/10.16520/j.cnki.1000-8519.2022.07.042>